

UNIVERSITÁ DI GENOVA
SISTEMI ELETTRONICI EMBEDDED (MODULO B), 30 OTTOBRE - 6 NOVEMBRE 2017

DESIGN OF A SENSOR SIGNAL CONDITIONER

Captain Mich
(Postazione 2)

1 Obiettivi

I. Introduzione al Circuito di Condizionamento del Segnale del Sensore

In questa prima fase verrà introdotto in breve il circuito e il suo funzionamento [see 3.1]

II. Circuit Design on PSpice and Simulation:

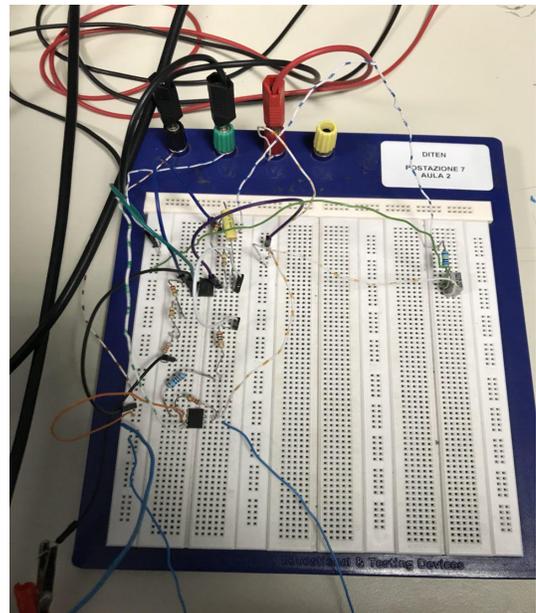
Obiettivo di questa fase è realizzare su Pspice un circuito di condizionamento del segnale del sensore seguendo le specifiche assegnate a ciascun gruppo di lavoro. Si richiede, quindi, dopo aver eseguito gli opportuni calcoli, di verificare i risultati ottenuti tramite PSpice. [see 4.1]

III. Lab Procedure & Implementation

Obiettivo di questo punto è implementare il circuito sulla breadboard per verificarne l'effettiva applicazione pratica.[see 4.2]

2 Strumentazione

- PSpice (version number)
- Cavi di Connessione
- Resistenze
- Trimmer
- Condensatori
- 1 x Breadboard
- 1 x AD741L High Accuracy IC Op Amp
- 1 x Oscilloscopio Digitale
- 1 x Alimentatore
- 1 x Agilent 33120A Generatore di funzioni/ forme d'onda
- 1 x Agilent 34401A Multimetro Digitale



3 Introduzione

3.1 Circuito di Condizionamento del Segnale del Sensore

Si tratta di progettare e realizzare su breadboard un circuito (figura 1) che adatti un segnale proveniente da un sensore ad un convertitore A/D; in particolare è necessario progettare il blocco di elaborazione del segnale tra di essi.

Il segnale generato dai sensori in genere non è idoneo per la diretta elaborazione da parte dell'unità di controllo, ma occorre interporre uno o più stadi di trattamento del segnale in cui vengono effettuate tutte le operazioni necessarie alla corretta acquisizione di quest'ultimo. Una volta acquisito il segnale, esso attraversa uno stadio di elaborazione che comprende tutti i circuiti che trasformano i segnali di uscita dei sensori, spesso non omogenei, in segnali elettrici di tipo omogeneo adatti all'elaborazione da parte dell'unità di controllo. Riassumendo, lo scopo di questo laboratorio sarà quello di condizionare un segnale a frequenza nulla affetto da rumore sinusoidale a bassa frequenza, eliminando il rumore e amplificandolo conferendogli una precisa escursione.

E' possibile realizzare il circuito richiesto in due maniere differenti:

- Circuito con 2 amplificatori invertenti: 1 filtro passa-basso + 1 amplificatore
- Circuito con 2 amplificatori non-invertenti e con filtro RC passivo (filtro passa-basso)

Le realizzazioni circuitali sono le seguenti:

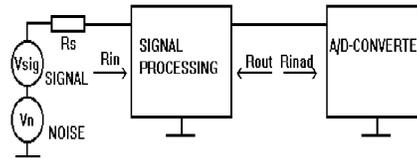


Figure 1: Circuit Design

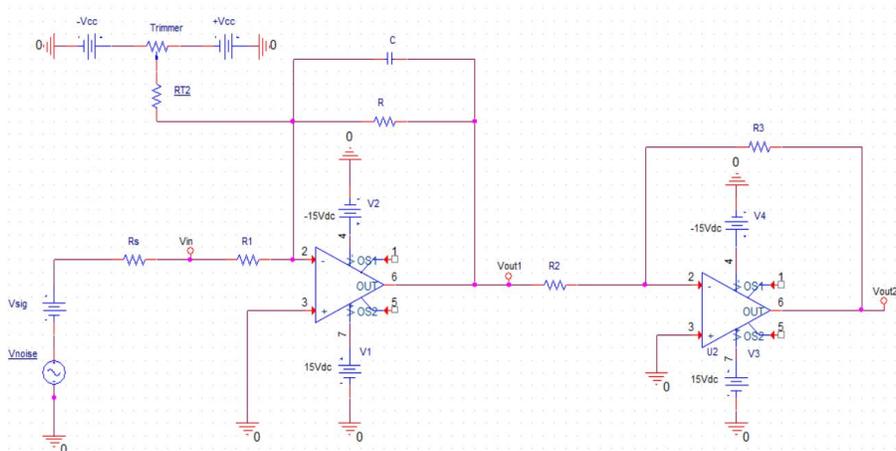


Figure 2: Circuito con 2 Amplificatori invertenti

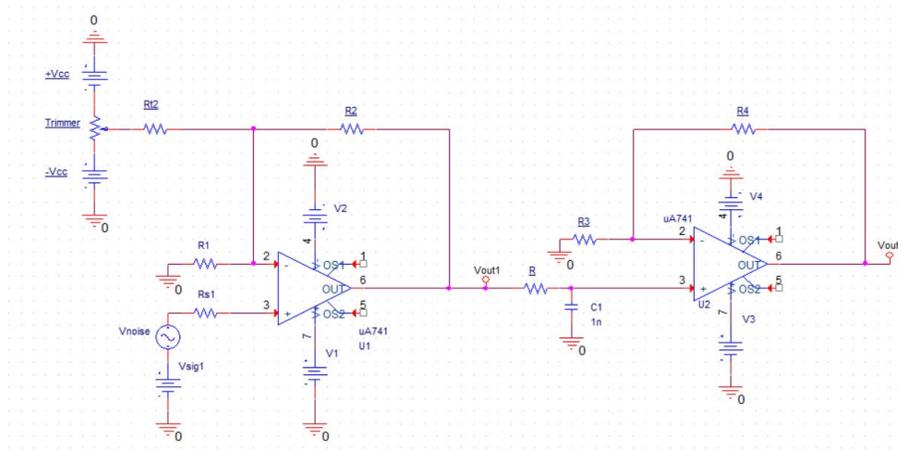


Figure 3: Circuito con 2 Amplificatori non-invertenti

In particolare , prendendo in esame il circuito in figura 2 possiamo notare che il primo stadio opera una parziale amplificazione, soddisfacendo le specifiche di impedenza in ingresso; successivamente il filtro RC attenua il rumore prima di iniettare il segnale nell'ultimo stadio che attua l'amplificazione rimanente rispettando la giusta escursione in uscita richiesta dall'ADC.

4 Procedimento

4.1 Circuit Design on PSpice and Simulation

Specifiche della postazione :

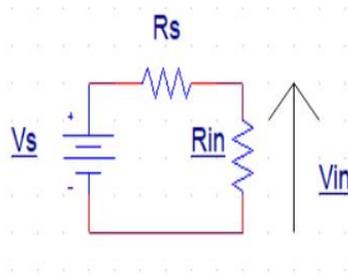
- Escursione in ingresso ADC ($V_{in_{A/D}}$) : $-2 \quad +6$
- Escursione segnale in ingresso (V_{sig}): $0 - 50 \text{ mV}$
- Rumore in ingresso (V_{noise}) : $50 \text{ mV}_{pp} @ 100 \text{ Hz}$
- Impedenza uscita del segnale (R_s): $7 \text{ k}\Omega$
- Impedenza ingresso ADC ($R_{in_{A/D}}$): $10 \text{ k}\Omega$
- Rumore in ingresso ADC ($V_{noiseaccepted}$): 2% of $V_{in_{A/D}}$

a. Define the voltage amplification of the block so that the total A/D-converter input voltage swing of $0V...+8V$ is used for the signal, which has the voltage range of $0mV...+50mV$ at the (open) output of the sensor

Calcoliamo quindi le specifiche desiderate per il blocco T(s):

$$A_{v0} = \frac{V_{in_{A/D}|max} - V_{in_{A/D}|min}}{V_{s,max} - V_{s,min}} = \frac{[6 - (-2)]\mathcal{V}}{[50 - 0] \cdot 10^{-3}\mathcal{V}} = 160$$

b. Define the minimum values of R_{in} and R_{out} of the block so that R_s and R_{in} will not produce greater attenuation than 1.5% due to the voltage division at the input (V_{in}) of the block and correspondingly R_{out} and $R_{in_{A/D}}$ will not produce more attenuation than 1% at the input of the A/D-converter.



Calcoliamo quindi R_{in} utilizzando il circuito mostrato in figura a lato:

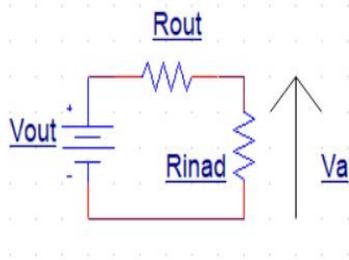
$$V_{in} = \frac{R_{in}}{R_s + R_{in}} V_s$$

in modo tale da rispettare le specifiche richieste è opportuno porre $V_{in} \geq 0.99V_s$

$$\frac{R_{in}}{R_s + R_{in}} \geq 0.99 \rightarrow R_{in}(1 - 0.99) \geq 0.99R_s$$

$R_{in} \geq \frac{0.99}{1-0.99} R_s$, ponendo quindi $R_s = 7K\Omega$, otteniamo:

$$R_{in} \geq 693k\Omega$$



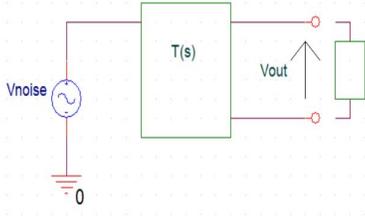
Calcoliamo quindi R_{out} :

$$V_A = \frac{R_{in_{A/D}}}{R_{out} + R_{in_{A/D}}} V_{out}$$

in modo tale da rispettare le specifiche richieste è opportuno porre $V_A \geq 0.99V_{out}$

$$\frac{R_{out}}{R_{in_{A/D}}} \leq 0.01 \rightarrow \boxed{R_{out} \leq 100\Omega}$$

c. Define the cut-off frequency $f(-3dB)$ of the single time constant (first order) lowpass filter so that the $50Hz$ noise having an amplitude of 200 mV will be attenuated by the filtering to have a magnitude of 1% of the output signal voltage range.



Calcoliamo ora la frequenza di taglio in modo da poter dimensionare anche i parametri del filtro passa - basso:

$$\left| \frac{V_{out}}{V_{in}} \right| = \frac{A_{V0}}{\sqrt{1 + \left(\frac{f}{f_P}\right)^2}}$$

Sostituendo con i parametri forniti otteniamo:

$$\frac{320\text{ mV}}{50\text{ mV}} = \frac{160}{\sqrt{1 + \left(\frac{100}{f_P}\right)^2}}$$

$$1 + \left(\frac{100}{f_P}\right)^2 = 625 \quad 624 f_P^2 = 10000 \rightarrow \boxed{f_P = 4\text{ Hz}}$$

Infine calcoliamo il nuovo valore del condensatore:

$$f_P = \frac{1}{2\pi R_{in} C} \rightarrow C = \frac{1}{2\pi R_{in} f_P} = \frac{1}{2\pi \cdot 693\text{ k}\Omega \cdot 4\text{ Hz}} = 57\text{ nF} \rightarrow \boxed{C = 57\text{ nF}}$$

Abbiamo quindi simulato il circuito su PSpice ed abbiamo rilevato le uscite dei due stadi, prima con il segnale $V_{sig} = 0$ e poi con il segnale $V_{sig} = 50\text{ mV}$, che sono gli estremi del range della tensione in ingresso al circuito secondo le specifiche ricevute.

Qui di seguito riportiamo i valori di uscita per $V_{sig} = 0$:

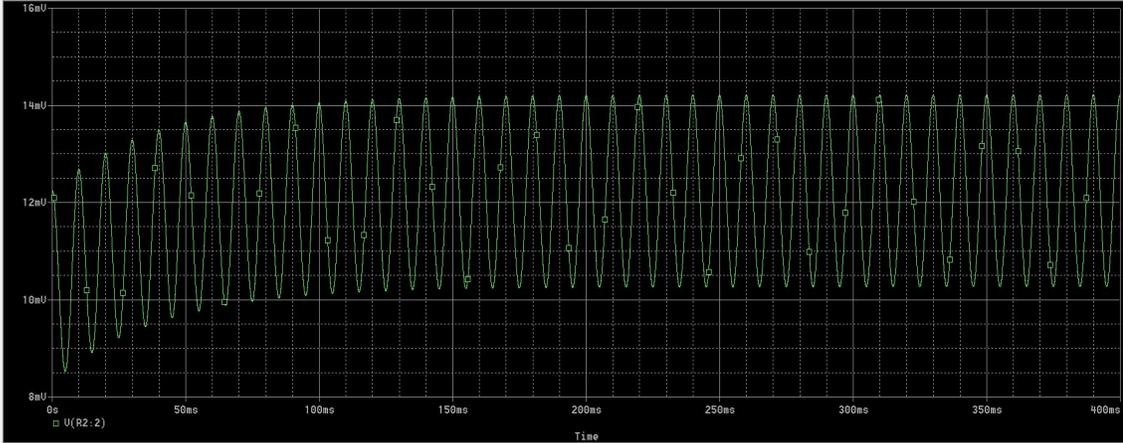


Figure 4: Uscita Primo Stadio

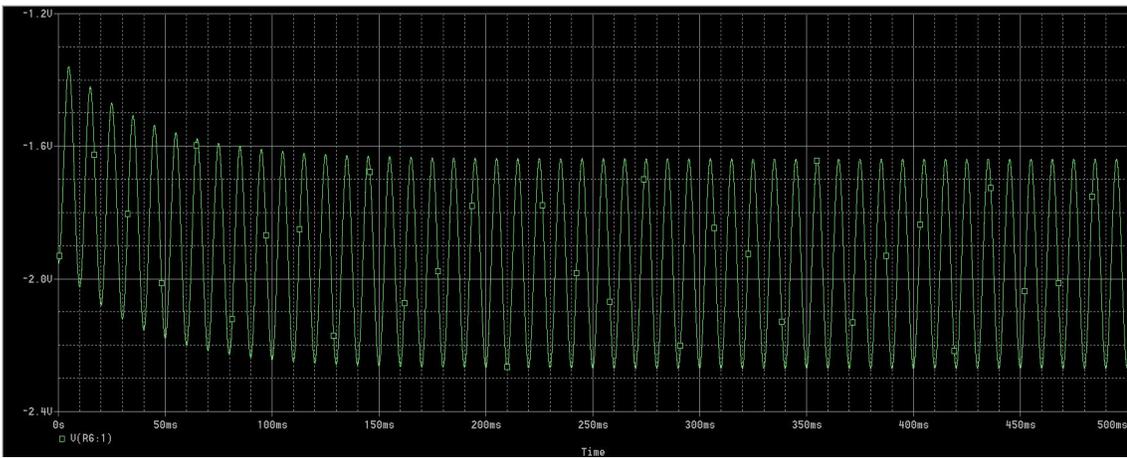


Figure 5: Uscita Secondo Stadio

Qui di seguito riportiamo i valori di uscita per $V_{sig} = 50mV$:

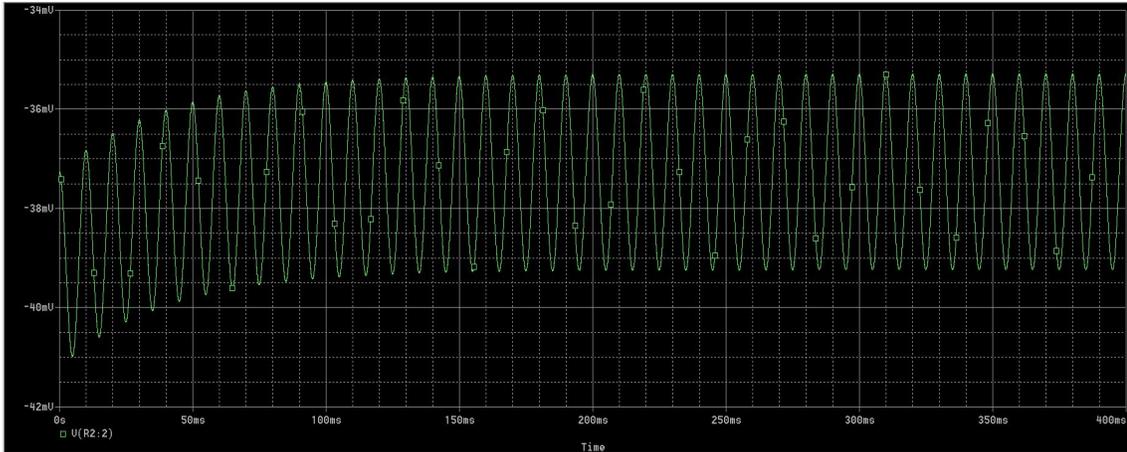


Figure 6: Uscita Primo Stadio

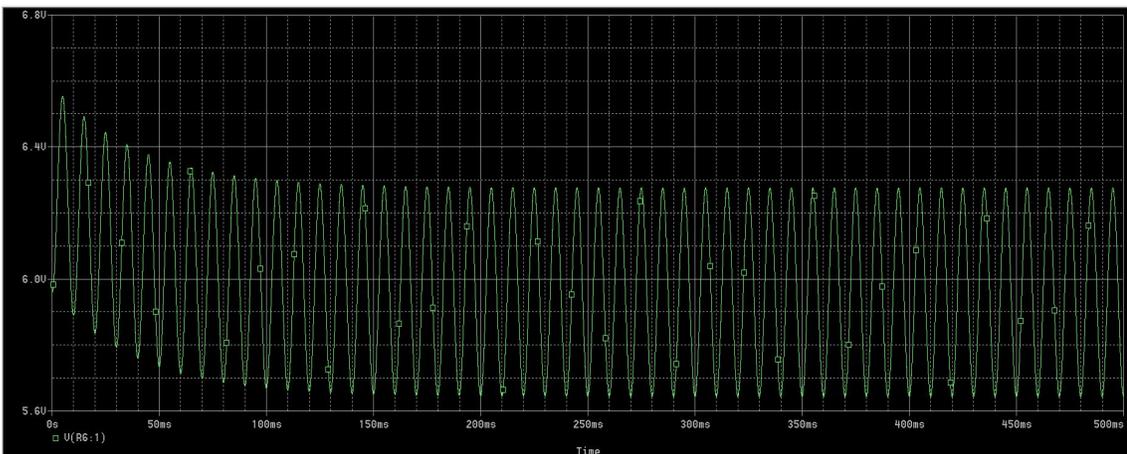


Figure 7: Uscita Secondo Stadio

In particolare, come si evince dalla Figura 5 e dalla Figura 7, il range a regime di $V_{in,Ad}$ è compreso tra $-2V$ e $+6V$ come richiesto dalle specifiche iniziali.

Inoltre, effettuando la differenza fra i due casi analizzati sopra, abbiamo rilevato un'escursione della componente continua del segnale di uscita pari a circa $8V$, come richiesto delle specifiche. Come si può notare l'ampiezza della sinusoide in uscita è pari a $160mV$, cioè $320mV_{pp}$.

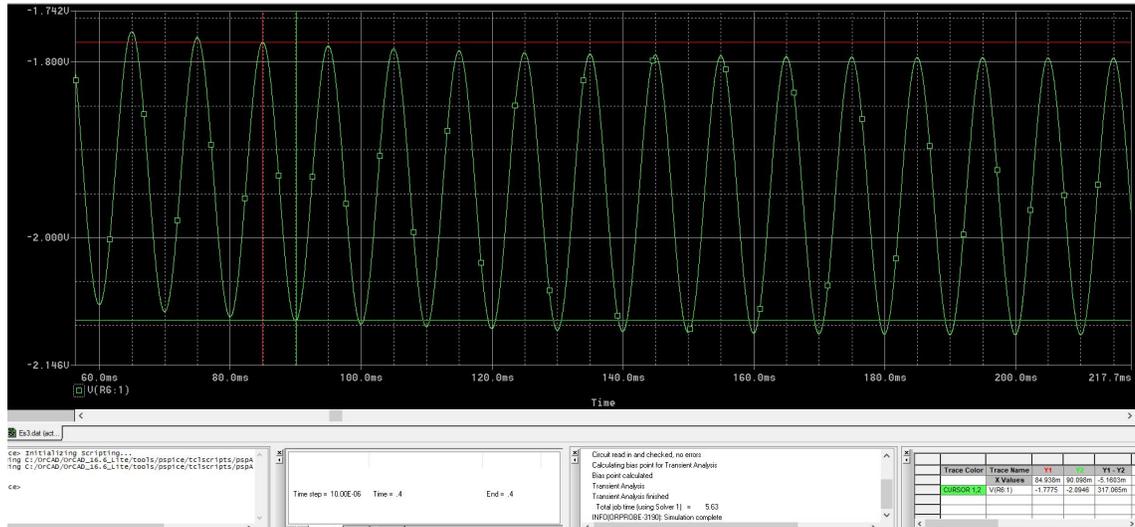


Figure 8: Ampiezza Sinusoidale in Uscita

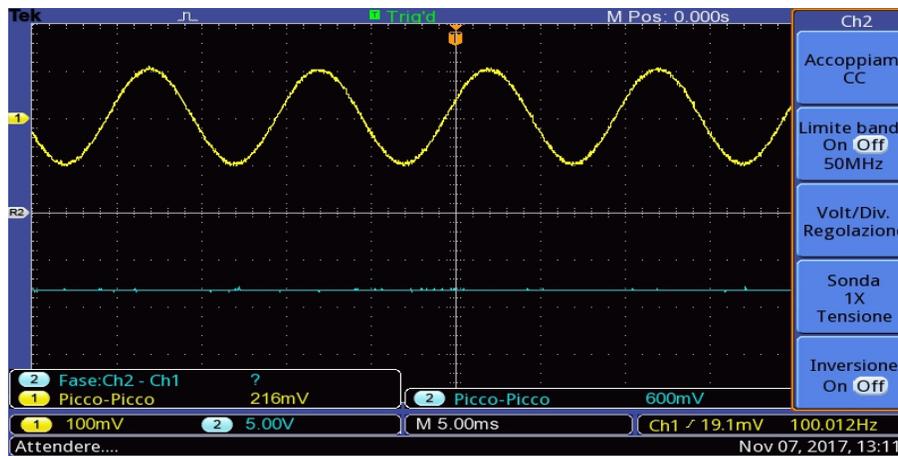
4.2 Lab Procedure & Implementation

In laboratorio è stato costruito il circuito utilizzando lo schema circuitale simulato su PSpice (figure 2), con un' alimentazione $V_{cc} = \pm 15 V$. Ricapitoliamo qui di seguito i valori utilizzati:

- $R_s = 6.8 k\Omega \simeq 7 k\Omega$
- $R = R_1 =$ due resistenze in serie da $220 k\Omega$ e da $470 k\Omega \simeq 693 k\Omega$
- $R_2 = 470\Omega$
- $R_3 = 82k\Omega \simeq 75.3 k\Omega$
- $C = 47 nF \simeq 57 nF$
- $R_T = 1 M\Omega$

Inizialmente è stato posto in ingresso al circuito un segnale sinusoidale con frequenza $f = 100 MHz$, ampiezza $V_{pp} = 50mV$ ed un offset variabile in un range da 0 - 50 mV. Per prima cosa, dopo aver posto l'offset a 0 (in questo modo avremo una sinusoide con componente continua pari a zero), abbiamo verificato che il guadagno dei due stadi fosse corretto:

- I Stadio: $A_{v_1} = 1$ [1]
- II Stadio: $A_{v_2} = 160$ [2]



[1] per effettuare questa misurazione è necessaria la rimozione fisica del condensatore dal circuito
[2] si noti che per effettuare questa misurazione è stato considerato lo stadio singolarmente: l'ingresso del generatore di onde è stato collegato direttamente all'ingresso del II stadio

Completata la misurazione si è notato come l'onda di uscita presentasse un'offset indesiderato. Le componenti continue in corrispondenza dei due valori estremi di V_{sig} erano rispettivamente:

- $V_{sig} = 0 \text{ mV}$ → componente continua pari a +7 V
- $V_{sig} = 50 \text{ mV}$ → componente continua pari a -1 V

Di conseguenza è stato utilizzato un trimmer in aggiunta al primo stadio in modo tale da avere una componente continua pari a +6V in corrispondenza di $V_{sig} = 50 \text{ mV}$ e conseguentemente una componente continua pari a -2V in corrispondenza di $V_{sig} = 0 \text{ mV}$. L'escursione così ottenuta è pari a 8V nell'intervallo richiesto dalle specifiche.

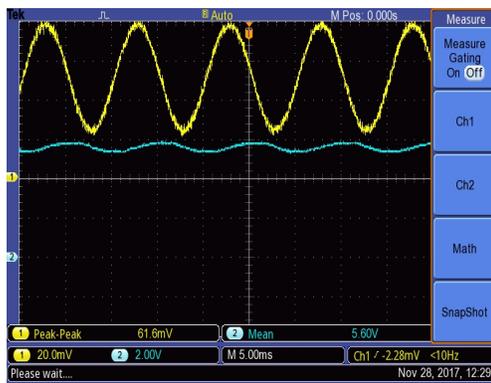


Figure 9: Componente continua pari a + 6V

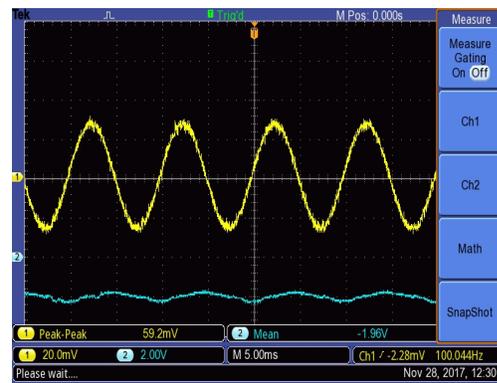


Figure 10: Componente continua pari a - 2V